**Ejercicios de Gestión de Memoria**

1) Considere el espacio de direccionamiento lógico de 8 páginas de 1024 bytes cada una,

mapeado en una memoria física de 32 frames.

1. • ¿Cuántos bits hay en la dirección lógica?
2. • ¿Cuántos bits hay en la dirección física?
3. • En un esquema de paginación sin memoria virtual, ¿Como tendría que ser la relación entre los tamaños de las direcciones calculadas anteriormente? (dirección lógica menor, igual o mayor que dirección física)

**2)** Dado un sistema con una administración de memoria paginada simple (o sea, sin memoria

virtual), con 256 KiB de memoria real, 20 bits de direccionamiento lógico y páginas de 4 KiB, se

pide:

1. Tamaño máximo posible de un programa a ejecutar en el sistema (ignorando el espacio ocupado por el SO).
2. Cantidad máxima en bytes de fragmentación interna (por proceso) y externa que podría existir.

**\* “1 KiB” es el equivalente a 1024 bytes (1KB, por el contrario, formalmente representa 1000 bytes)**

**3)** Dada la siguiente tabla de segmentos, determine las direcciones físicas:

|  |  |  |
| --- | --- | --- |
| **Segmento** | **Base** | **Limite** |
| 0 | 219 | 600 |
| 1 | 2300 | 14 |
| 2 | 90 | 100 |
| 3 | 1327 | 580 |

|  |  |
| --- | --- |
| **Dirección Lógica (segmento, desplazamiento)** | **Dirección Física** |
| 0, 430 |  |
| 1, 10 |  |
| 2, 500 |  |

4) Considere una máquina con direcciones de 18 bits. Los primeros 2 bits se utilizan para identificar el segmento, y los últimos 16, el offset dentro del segmento. Asumir que las bases y los límites de la tabla de segmentos están configuradas de la siguiente forma:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Segmento** | **Base** | **Limite/Largo** | **Protección** | **Respuesta** |
| 0 | 00000h | 0ABCDh | Readonly |  |
| 1 | 1B000h | 007FFh | Execonly |  |
| 2 | 1B800h | 00FFFh | Readwrite |  |
| 3 | 30000h | 01234h | Readwrite |  |

Responder en forma clara y concisa que sucede cuando el proceso intenta escribir en cada una de las siguientes direcciones virtuales: a) 20000h , b) 10000h, c) 0BEEFh, d) 00ACEh.

5) En un esquema de memoria virtual, con una máquina que tiene 128 KiB de RAM y páginas de 8 KiB. ¿Cuál sería el tamaño mínimo (en bits) de dirección si queremos que un proceso pueda direccionar hasta 1 MiB?

6) Suponga un esquema de memoria virtual con paginación por demanda. Se están ejecutando los programas A, B y C con longitudes totales de 2 KiB, 1.5 KiB y 3 KiB respectivamente. La longitud de la página es de 0.5 KiB.

a) ¿Cuál es la cantidad máxima de páginas que podría tener un programa si las instrucciones tienen direcciones de 16 bits y la memoria física es de 32 KiB?

b) Proponga un formato para las entradas de la tabla de páginas de un proceso y la tabla de administración de memoria libre/ocupada del sistema, suponiendo ahora que el tamaño de la memoria es 64Kb. ¿Que tamaño ocuparía en memoria la segunda tabla?

c) Determinar el contenido de las tablas de páginas para los programas A, B y C, sabiendo que el estado de los primeros 9 frames de memoria Fisica es el siguiente:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| A0 | B0 | C5 | A1 | A2 | C3 | C1 | B2 | C4 |

7) Un esquema de memoria virtual tiene un tamaño de página de 1024 bytes y la memoria física tiene 4 marcos de página. La Tabla de páginas de un proceso es:

|  |  |
| --- | --- |
| **Página Virtual** | **Marco** |
| 0 | 3 |
| 1 | 1 |
| 2 | -- |
| 3 | -- |
| 4 | 2 |
| 5 | -- |
| 6 | 0 |
| 7 | -- |

¿Cuáles son las direcciones físicas de las siguientes direcciones virtuales (expresadas en

decimal): 0, 3728, 1024, 1025, 4099, 7800?

8) Un proceso de 8 páginas está ejecutando en un sistema de memoria virtual, con asignación fija de 4 marcos por proceso y alcance local. Si se considera que la memoria está inicialmente vacía, determinar el número de fallos de página que ocurren al referenciarse las siguientes páginas: 0, 1, 7, 2, 3, 2, 7, 1, 0, 3, 0, 2, 3, 1; bajo los siguientes algoritmos:

* Óptimo, FIFO, LRU, Clock
* Proponga para el algoritmo Clock un formato para la entrada de la tabla de páginas, sabiendo que los procesos pueden leer/escribir/ejecutar siempre y cuando los permisos de la página lo permitan, con una memoria física de 64 KiB y frames de 2 KiB.

(NO HACER EL 8)

9) Se tiene una PC con procesador Intel de 32 bits de direccionamiento que acepta el uso de páginas de 8KB de tamaño. Dicha PC cuenta, además, con un sistema operativo que utiliza paginación bajo demanda donde la política de asignación de frames es fija, siendo de 4 frames por proceso. La política de sustitución de páginas es local.

Se está ejecutando un proceso de 159KB de tamaño con la siguiente asignación actual de frames:

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Puntero (si aplica)** | **Marco** | **Página (numerada desde cero)** | **Uso** | **Modificado** | **Instante de Referencia** |
|  | 1 | 14 | 1 | 1 | 28 |
|  | 3 | 17 | 1 | 0 | 3 |
|  | 5 | 19 | 1 | 1 | 15 |
| -- | 8 | -- | -- | -- | -- |

A continuación se detallan las próximas referencias a memoria (con sus respectivos modos de acceso) que el proceso realizará:

100(Lectura) – 122950(Escritura) – 98306(Lectura) – 139264(Escritura) – 122880(Lectura) –

155650(Escritura) - 172100(Lectura) - 100(Lectura)

Se pide:

Para los algoritmos LRU y Clock modificado:

a) Indicar el estado de las páginas en memoria luego de cada referencia, así como también los page faults producidos y las páginas que fueron escritas a disco. No es necesario calcular los instantes de referencia.

b) Dejando a un lado el costo de ejecución e implementación de un algoritmo de sustitución. Indicar cuál de los dos algoritmos presenta un mejor rendimiento con la secuencia de referencias dada. ¿Qué criterio tiene en cuenta para tomar esa decisión?.

(NO HACER EL 9)

**10)** Se tienen dos procesos, P1 y P2 que generan respectivamente las siguientes secuencias de referencias a memoria:

P1: 10 11 0 3 4 11 0 3 4 11 0 3 4

P2: 10 11 12 13 14 15 16 17 18

Si se le asignan 4 frames a cada proceso, y sabiendo que el mecanismo de sustitución de páginas es LRU, y que se le agrega una TLB con capacidad de 4 páginas, con algoritmo de sustitución FIFO, Indique:

a) En cada caso, ¿Cuántos accesos a la TLB, a memoria y a disco se producen?

b) ¿En alguno de los casos sirve tener una caché? Justifique. (Tenga en cuenta el concepto de localidad)

(NO HACER EL 10)

**11)** Suponga un sistema operativo con un administrador de memoria paginada cuyo tamaño de página es de 8KB. Se conoce que el sistema operativo funciona sobre un procesador cuyo tamaño de palabra es de 64 bits.

A) Calcule el tamaño máximo que puede llegar a alcanzar la tabla de página de un proceso, suponiendo que cada entrada de la tabla de páginas ocupa 128 bits.

B) Calcule cuántas páginas puede llegar a ocupar como máximo la tabla de páginas.

C) Dado un proceso en ejecución que requiere 7 Mbytes, calcule cuántas entradas de la tabla de páginas están siendo empleadas por dicho proceso en el sistema descrito anteriormente.

D) Calcule la cantidad de memoria Física total direccionable.

**Ejercicio 12**

Sea un sistema con gestión de memoria paginada. La capacidad máxima de direccionamiento virtual es de 4 GB y la memoria principal es de 256 MB. El desplazamiento dentro de una página y de un marco se realiza con 12 bits.

1. ¿Cuál es el tamaño de una página? ¿Y de un marco?

2. Indique el formato de una dirección de memoria virtual y de memoria principal.

3. ¿Cuál sería el número máximo de páginas que puede tener un proceso?

4. ¿Cuál sería el formato de una entrada en la tabla de páginas?

5. Indique la problemática que se plantea con respecto al tamaño de la tabla de páginas y proporcione una solución.

6. Según la solución del apartado anterior, diseñe una arquitectura para el nuevo sistema de gestión de memoria. Respete el tamaño del campo desplazamiento.

**Ejercicio 13**

Se ejecuta el proceso P1. La unidad de gestión de memoria utiliza la tabla de segmentos mostrada en la tabla1, donde se referencia para cada segmento de memoria virtual, la dirección de inicio en memoria principal y el límite de cada segmento.

Tabla 1: Tabla de segmentos del proceso P1.

|  |  |  |
| --- | --- | --- |
| **Segmento** | **Base (Hex)** | **Limite (Hex)** |
| 0 | 0F00 0000 | FFFF |
| 1 | 0000 7980 | 0600 |
| 2 | 0600 2000 | 0700 |
| 3 | 0300 0000 | FFFF |
| 4 | 0301 0000 | C000 |

Según esta información, responda a las siguientes cuestiones:

1. Dibuje el mapa del espacio de direccionamiento virtual y físico del proceso P1.

2. ¿Cuál es la correspondencia entre la dirección de un segmento de memoria virtual y una dirección memoria principal?

3. ¿Qué direcciones de memoria principal se corresponden las siguientes referencias a direcciones virtuales?

a) 0x0004 0202

b) 0x0004 D898

c) 0x0003 000A

d) 0x0000 0509

e) 0x0001 06FF

f) 0x0002 0701

g) 0x0005 0001

**Ejercicio 14**

Diseñar un esquema de transformación de direcciones virtuales de acuerdo con las siguientes especiﬁcaciones:

Espacio virtual direccionable = 32K palabras. Tamaño de la memoria principal = 8K palabras. Tamaño de las páginas = 2K palabras. Bus de direcciones de la memoria secundaria = 24 bit

**Ejercicio 15**

Se tiene un equipo con un esquema basado solo en paginación. Las direcciones virtuales son de 32 bits y las páginas son de 4 Kbytes. La memoria física del ordenador tiene 16Mbytes (cada posición es de 1 byte).

a. ¿En cuántos marcos de página se divide la memoria física?

b. ¿Cuántos bits de la dirección virtual se utilizan para identificar la página?

c. ¿Cuántos bits son necesarios para direccionar un marco de página?

d. Suponiendo que tenemos una tabla de página de un sólo nivel: ¿Cuántas entradas tiene

la tabla de páginas?

e. Grafique el esquema de paginación simple según los datos calculados.

a) Si el tamaño de página es 4K, el tamaño de marco también. Si hay

16M de memoria física: